

CLIPPEDIMAGE= JP403079084A
PAT-NO: JP403079084A
DOCUMENT-IDENTIFIER: JP 03079084 A
TITLE: HIGH FREQUENCY SEMICONDUCTOR DEVICE

PUBN-DATE: April 4, 1991

INVENTOR-INFORMATION:

NAME

SASAKI, TETSUJI

ASSIGNEE-INFORMATION:

NAME

TOSHIBA CORP

COUNTRY

N/A

APPL-NO: JP01214850

APPL-DATE: August 23, 1989

INT-CL (IPC): H01L029/91; H01L021/60 ; H01L029/44

US-CL-CURRENT: 257/734

ABSTRACT:

PURPOSE: To improve the degree of freedom of designing of adhering area of a second conductivity type semiconductor region to a conductive wiring and to improve high frequency characteristics by annularly forming the conductor region, and connecting it to the wiring.

CONSTITUTION: A P-type anode region 103 is formed in a cylindrical shape partly on the surface of a N-type silicon substrate 101. A silicon oxide film 104 is selectively formed on the substrate except the region 103 on the substrate 101. A circular conductive wiring 105 made of Al is so formed to be connected to the region 103 as to surround the region 103 on the film 104. Thus, since the region 103 is formed in the cylindrical shape, the region 103 can improve the degree of freedom of designing it and to improve its high frequency characteristics.

COPYRIGHT: (C) 1991, JPO&Japio

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-79084

⑬ Int.Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)4月4日

H 01 L 29/91
21/60
29/44

3 0 1 N
Z

6918-5F
7638-5F
7638-5F

H 01 L 29/91

Z

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 高周波半導体装置

⑯ 特 願 平1-214850

⑰ 出 願 平1(1989)8月23日

⑱ 発 明 者 佐々木 哲二 兵庫県姫路市余部区上余部50 株式会社東芝姫路半導体工場内

⑲ 出 願 人 株式会社東芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁理士 則近 憲佑 外1名

明 細 書

1. 発明の名称

高周波半導体装置

2. 特許請求の範囲

第1導電型の半導体基板と、前記第1導電型の半導体基板上表面に環状に形成された第2導電型の半導体領域と、前記第1導電型の半導体基板上に形成された絶縁膜と、前記第2導電型の半導体領域に接続され、かつ前記絶縁膜上に引き出された導電配線と、前記絶縁膜上の導電配線に接続された電極配線とを具備したことを特徴とする高周波半導体装置。

3. 発明の詳細な説明

[発明の目的]

(産業上の利用分野)

本発明は高周波半導体装置に関する。

(従来の技術)

従来、ディスクリット等に用いられる高周波半導体装置には高周波特性を改善するための方法として素子の接合部分の面積を小さくし接合容量

を小さくするということが考えられている。

以下PINダイオードに接続した従来例の電極部を第4図(a)、及び第4図(b)を用いて説明する。まず高抵抗であるN型シリコン基板(201)下にN⁺型カソード領域(202)が形成されている。N型シリコン基板(201)上表面の一部にはP型アノード領域(203)が円形状に形成されている。そしてN型シリコン基板(201)上にはシリコン酸化膜(204)がP型アノード領域(203)上を除いた基板上に選択的に形成されている。ただし、シリコン酸化膜(204)の一部はP型アノード領域(203)の周辺の一部と重なり合って形成されている。P型アノード領域(203)上、及び周辺を導電配線形成予定領域とし、ここにAlから成る導電配線(205)が接続されて形成されている。この導電配線(205)上にはAuから成る電極配線(206)が接続されている。通常、導電配線(205)の領域は電極配線(206)の径の大きさを確保できる大きさだけでなく電極配線(206)の位置ずれ等を考慮した寸法の余裕とを加えた大きさが必要であり、こ

では導電配線(205)の領域をそれらを考慮して縮小できる最小の大きさとしている。

上記構成によれば導電配線(205)の領域、及びP型アノード領域(203)を円形状とし、円形の面どうしを接続している。このため、高周波特性を改善させるために、導電配線(205)の領域とP型アノード領域(203)との接合面積を縮小させようとする、導電配線(205)の領域、及びP型アノード領域(203)を縮小することになる。

しかしながら、導電配線(205)の領域の大きさは電極配線(206)を接続することができる大きさ確保させることが必要であり、導電配線(205)の領域の縮小は電極配線(206)を接続することができる最小の大きさとなるところで限界となってしまう。P型アノード領域(203)の大きさは導電配線(205)の領域の縮小が限界になると、同様に限界となってしまう。

従って、導電配線(205)の領域とP型アノード領域(203)との接合面積を自由に設計することができないため、高周波特性を改善することは、導

電配線(205)の領域を最小の大きさとしたところで限界となってしまうという問題があった。

(発明が解決しようとする課題)

以上詳述したように従来においては導電配線の領域と第2導電型の半導体領域との接合面積を自由に設計することができず、高周波特性を改善させることに限界があった。本発明においては第2導電型の半導体領域を環状に形成し、導電配線と接続することにより、第2導電型の半導体領域と導電配線との接合面積の設計の自由度を向上させ高周波特性を改善させることを目的とする。

[発明の構成]

(課題を解決するための手段)

本発明においては第1導電型の半導体基板と、前記第1導電型の半導体基板上表面に環状に形成された第2導電型の半導体領域と、前記第1導電型の半導体基板上に形成された絶縁膜と、前記第2導電型の半導体領域に接続され、かつ前記絶縁膜上に引き出された導電配線と、前記絶縁膜上の導電配線に接続された電極配線とを具備したこと

を特徴とする高周波半導体装置を提供する。

(作用)

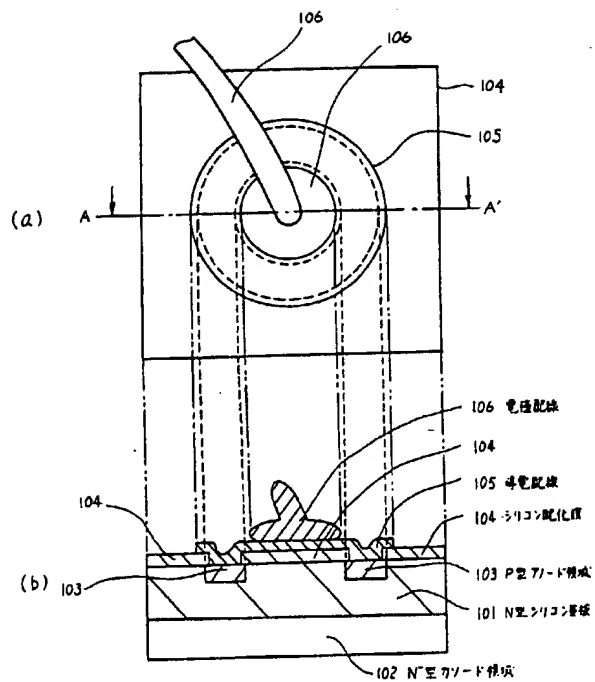
上記構成によれば第2導電型の半導体領域を環状とし導電配線と接続することにより、この環状の半導体領域の内周長を変化させることができ、第2導電型の半導体領域と導電配線との接合面積を変えることができる。

(実施例)

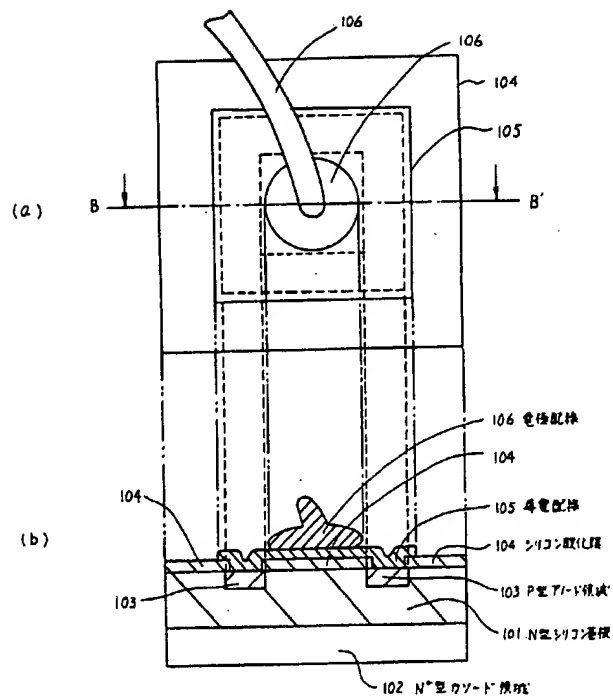
以下、PINダイオードに接続した本発明における第1の実施例の電極部を第1図(a)、及び第1図(b)を用いて説明する。まず、比抵抗 $2000\Omega\text{cm}$ のN型シリコン基板(101)下にN⁺型カソード領域(102)が形成されている。N型シリコン基板(101)上表面の一部にはP型アノード領域(103)が円筒状に形成されている。そしてN型シリコン基板(101)上にはシリコン酸化膜(104)がP型アノード領域(103)上を除いた基板上に選択的に形成されている。ただし、シリコン酸化膜(104)の一部はP型アノード領域(103)の周辺の一部と重なり合って形成されている。シリコン酸

化膜(105)上には円筒状のP型アノード領域(103)を囲むように、Auから成る円形状の導電配線(105)がP型アノード領域(103)と接続されて形成されている。導電配線(105)上にはAuから成る電極配線(106)が接続されている。通常、導電配線(105)の領域は電極配線(106)の径の大きさを確保できる大きさだけでなく電極配線(106)の位置ずれ等を考慮した寸法の余裕とを加えた大きさが必要であり、ここでは導電配線(105)の領域をそれらを考慮して縮小できる最小の大きさとしている。

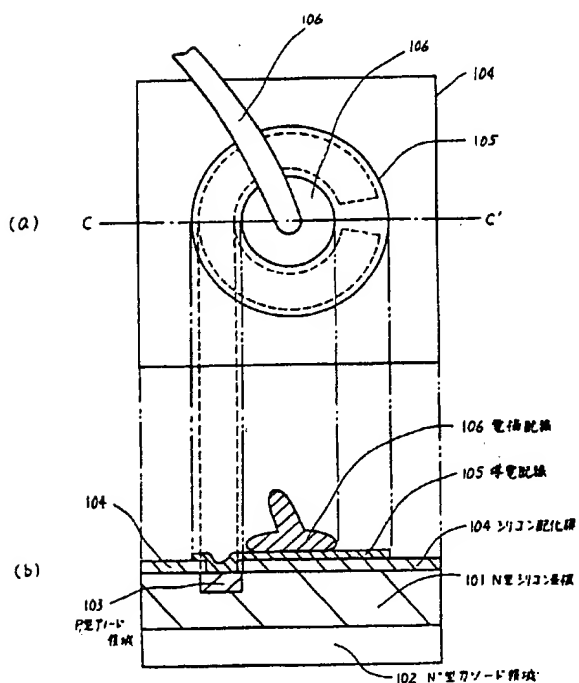
上記構成によれば導電配線(105)の領域を円形状、P型アノード領域(103)を円筒形状とし、円形の面と円筒形の面とを接続している。このため、高周波特性を改善させるために導電配線(105)の領域とP型アノード領域(103)との接合面積を縮小させようとする、まず、導電配線(105)の領域、及びP型アノード領域(103)を縮小することになる。導電配線(105)の領域の大きさは電極配線(106)を接続することができる大きさを確保さ



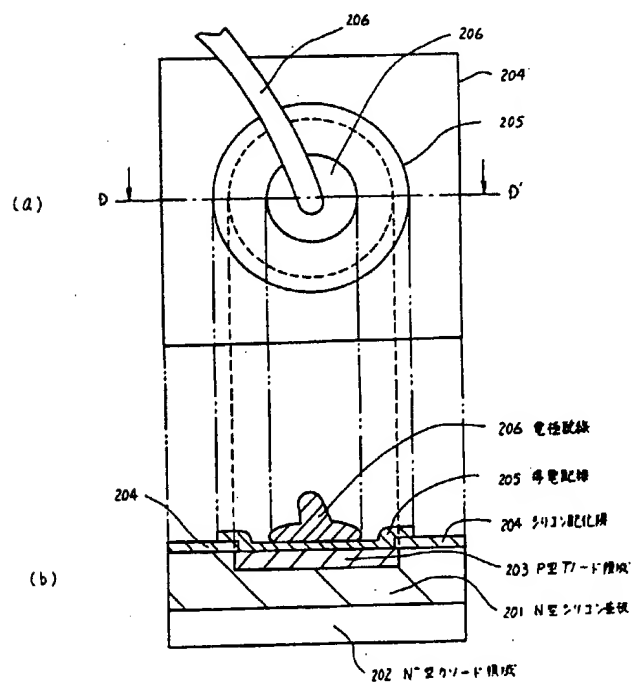
第 1 図



第 2 図



第 3 図



第 4 図



Creation date: 11-25-2003
Indexing Officer: AGEBRU - ABEBA GEBRU
Team: OIPEBackFileIndexing
Dossier: 09800138

Legal Date: 04-15-2002

No.	Doccode	Number of pages
1	A...	1
2	CLM	1
3	REM	7

Total number of pages: 9

Remarks:

Order of re-scan issued on